

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(51)Int.Cl.

H01L 29/786
G02F 1/136
H01L 21/3065
H01L 21/336

(21)Application number : 09-009269

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 22.01.1997

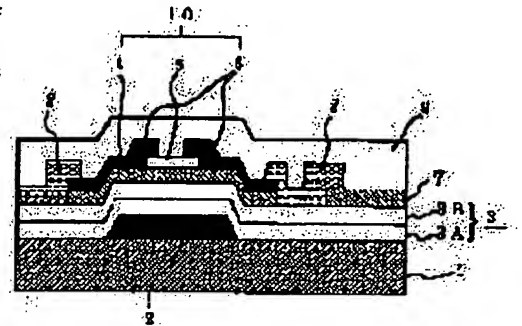
(72)Inventor : INOUE HIROMOTO

(54) LIQUID CRYSTAL DISPLAY DEVICE, THIN FILM TRANSISTOR USED THEREFOR AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a thin film transistor, wherein an inclination can be formed on a side wall by using a material of the same film thickness and quality, with a channel protecting film.

SOLUTION: A gate electrode wiring 2 is formed on a transparent insulating substrate 1, a gate insulating film 3 is formed thereon, furthermore a semiconductor film 4 and a channel protecting film 5 are deposited thereon, then the channel protecting film 5 is removed off leaving a prescribed thickness through anisotropic etching, and an inclination is formed in the lower part of the side wall of the channel protecting film 5 by isotropic etching, thereafter a contact layer 6 is formed on the upside of the semiconductor film 4, and further a source-drain electrode wiring 8 is formed on the contact layer 6.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

特開平10-209458

(43)公開日 平成10年(1998)8月7日

(51)IntCl. ⁹	識別記号	F I	
H 0 1 L 29/786		H 0 1 L 29/78	6 1 7 U
G 0 2 F 1/136	5 0 0	G 0 2 F 1/136	5 0 0
H 0 1 L 21/3065		H 0 1 L 21/302	L
21/336		29/78	6 1 2 D
			6 1 9 A
審査請求 未請求 請求項の数16 O L (全 10 頁)			

(21)出願番号 特願平9-9269

(22)出願日 平成9年(1997)1月22日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 井上 博元

東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

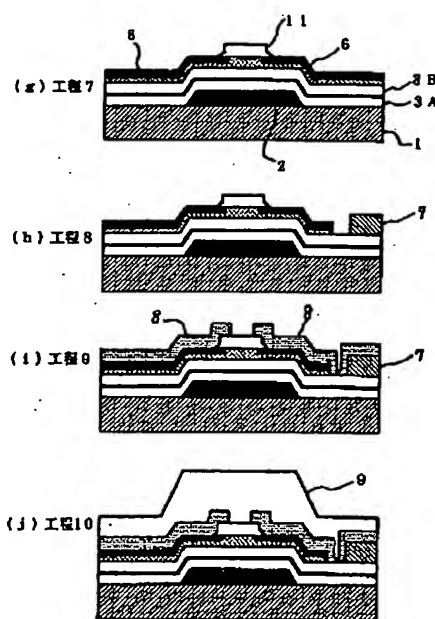
(74)代理人 弁理士 大岩 増雄

(54)【発明の名称】 液晶表示装置とこれに用いられる薄膜トランジスタ及びその製造方法

(57)【要約】

【課題】 TFTアレイ工程のチャネル保護膜の上底ならびに下底端部は、鋭角な状態であり、下底に集積された粉塵やチャネル保護膜側壁部に形成されるソース・ドレイン電極配線の被覆状態によっては、総合的な応力等が原因となって、断線もしくは剥離してしまう恐れがあった。

【解決手段】 透明絶縁性基板1上にゲート電極配線2を形成し、この上にゲート絶縁膜3を形成し、さらに半導体膜4及びチャネル保護膜5を堆積した後、チャネル保護膜5を、異方性エッチングにより、所定の膜厚を残して途中まで除去した後、等方性エッチングによりチャネル保護膜側壁下部に傾斜を形成して除去するもので、その後、半導体膜4の上面にコンタクト層6を形成し、さらにコンタクト層6上にソース・ドレイン電極配線8を形成する。



1 : 透明絶縁性基板 6 : コンタクト層
2 : ゲート電極配線 8 : ソースドレイン電極配線
3 : ゲート絶縁膜 9 : 側壁電極
4 : 半導体膜 11 : チャネル保護膜

【特許請求の範囲】

【請求項1】 絶縁性基板上に第一の電極配線を形成する第一の工程、この第一の電極配線上を含む絶縁性基板上に絶縁膜を形成する第二の工程、この絶縁膜上に半導体膜を形成する第三の工程、この半導体膜上にチャネル保護膜を堆積する第四の工程、このチャネル保護膜を、フォトレジストを用いた異方性エッチングにより、所定の膜厚を残して途中まで除去する第五の工程、上記チャネル保護膜を、等方性エッチングによりチャネル保護膜側壁下部に傾斜を形成して除去する第六の工程、上記半導体膜にコンタクト層を形成する第七の工程、このコンタクト層上に第二の電極配線及び第三の電極配線を形成する第八の工程を含むことを特徴とする薄膜トランジスタの製造方法。

【請求項2】 第四の工程で堆積されるチャネル保護膜は、窒化珪素膜であることを特徴とする請求項1記載の薄膜トランジスタの製造方法。

【請求項3】 第五の工程の異方性エッチングは、六フッ化硫黄及び酸素を反応ガスとする乾式エッチングであることを特徴とする請求項2記載の薄膜トランジスタの製造方法。

【請求項4】 第六の工程の等方性エッチングは、希フッ酸溶液を用いる湿式エッチングであることを特徴とする請求項2または請求項3記載の薄膜トランジスタの製造方法。

【請求項5】 半導体膜を所定の膜厚になるまで乾式エッチングする第九の工程を含み、第九の工程は第六の工程が終了した後に行われることを特徴とする請求項1～請求項4のいずれか一項記載の薄膜トランジスタの製造方法。

【請求項6】 チャネル保護膜上にフォトレジストを形成する第十の工程、チャネル保護膜上のフォトレジストを除去する第十一の工程を含み、第十一の工程は第五の工程の終了後、第六の工程の前に行われることを特徴とする請求項1～請求項5のいずれか一項記載の薄膜トランジスタの製造方法。

【請求項7】 第七の工程のコンタクト層の形成はイオン注入法によって行われるものであり、第十一の工程の終了後、第六の工程の前に行われることを特徴とする請求項6記載の薄膜トランジスタの製造方法。

【請求項8】 第六の工程で形成される傾斜の傾斜角度は、絶縁性基板の表面に対し90度未満であることを特徴とする請求項1～請求項7のいずれか一項記載の薄膜トランジスタの製造方法。

【請求項9】 第六の工程で形成される傾斜の傾斜角度は、絶縁性基板の表面に対し40度～60度であることを特徴とする請求項1～請求項7のいずれか一項記載の薄膜トランジスタの製造方法。

【請求項10】 第五の工程で残されるチャネル保護膜の所定の膜厚は、50～100nmであることを特徴と

する請求項1～請求項9のいずれか一項記載の薄膜トランジスタの製造方法。

【請求項11】 第六の工程終了後に露出した半導体膜は表面粗度が1～3nmであることを特徴とする請求項1～請求項10のいずれか一項記載の薄膜トランジスタの製造方法。

【請求項12】 絶縁性基板、この絶縁性基板上に形成された第一の電極配線、この第一の電極配線上を含む絶縁性基板上に形成された絶縁膜、上記第一の電極配線上に絶縁膜を介して形成された半導体膜、この半導体膜上に形成された側壁下部に傾斜を有するチャネル保護膜、上記半導体膜に形成されたコンタクト層、このコンタクト層上に形成された第二の電極配線及び第三の電極配線を備え、上記半導体膜は、チャネル保護膜をマスクとした掘り込みが形成されていることを特徴とする薄膜トランジスタ。

【請求項13】 チャネル保護膜は、側壁上部にも傾斜を有することを特徴とする請求項12記載の薄膜トランジスタ。

【請求項14】 チャネル保護膜側壁部に沿って得られる半導体膜の傾斜角は90度未満であることを特徴とする請求項12記載の薄膜トランジスタ。

【請求項15】 絶縁性基板、この絶縁性基板上に形成された第一の電極配線、この第一の電極配線上を含む絶縁性基板上に形成された絶縁膜、上記第一の電極配線上に絶縁膜を介して形成された半導体膜、この半導体膜上に形成された側壁上部及び側壁下部に傾斜を有するチャネル保護膜、上記半導体膜に形成されたコンタクト層、このコンタクト層上に形成された第二の電極配線及び第三の電極配線を備えたことを特徴とする薄膜トランジスタ。

【請求項16】 請求項11～請求項15のいずれか一項記載の薄膜トランジスタを用いたことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、薄膜トランジスタ及び薄膜トランジスタ型アクティブマトリクス駆動方式液晶表示装置（以下TFT-LCDと略す）並びにその製造方法、特にチャネル保護膜の形状ならびに形成方法に関するものである。

【0002】

【従来の技術】TFT-LCDは、次世代映像情報ディスプレイ用として、現在カラー用ノート型パソコンやラップトップワークステーション（WS）用に日々研究が進められている。このTFT-LCDに代表される水素化非晶質珪素（以下a-Siと称す）を液晶駆動に用いた薄膜トランジスタ（以下a-SiTFTと称す）は、高品位な画像で薄膜軽量、低消費電力であることから、CRTに取って代わるべく次世代の表示デバイスと言わ

れている。

【0003】この $a-Si$ TFTアレいは、一般的に2つの構造が主に知られており、半導体膜で形成したチャネルを、窒化珪素などの絶縁膜にて保護するチャネル保護型構造と、コンタクト膜をエッチングする際に、 $a-Si$ にて形成されたチャネルの一部がエッチングされるチャネル掘り込み型構造が知られている。双方ともゲート電極配線とそれを覆うゲート絶縁膜形成までは共通しているが、それ以外の製造工程が異なる。この2種類の構造について、特性ならびに構造的な利点を抜粋すると、まず一般的にチャネル保護型は、チャネル掘り込み型と比べ、アレイ特性が優れていると言われており、またその制御性が比較的良好なことや構造的利点として半導体膜を薄く形成できるため、エッチングならびに化学的気相成長法（以下CVD法と略す）等による装置負荷を軽減できることを特徴としている。またチャネル掘り込み型は、構造そのものがシンプルであることや、アレイ作製における工程数が少なく済むこと、またCVDなどによる膜成長を連続的に行うことが可能であるため、各工程における膜界面状態を清浄に保てることなどの利点があげられる。

【0004】図9は、従来のチャネル保護型の液晶表示装置用薄膜トランジスタの構造を示す断面図であり、図10はそのチャネル部拡大図である。図において、1は透明絶縁性基板、2は透明絶縁性基板1上に形成されたゲート電極配線、3はゲート電極配線2上を含む透明絶縁性基板1上に形成された3A、3Bの二層のゲート絶縁膜、4はゲート絶縁膜3上に形成された $a-Si$ の半導体膜、5は半導体膜4上に形成された窒化珪素のチャネル保護膜、6は半導体膜4上に形成されたコンタクト層、7はゲート絶縁膜3上に形成された透明導電膜である画素電極、8はコンタクト層6と画素電極7上及びゲート絶縁膜3上に形成されたソース・ドレイン電極配線、9は透明絶縁性基板1上全面に形成されたパッシベーション膜、10はチャネル部分である。

【0005】次にチャネル保護型TFT構造の製造方法を説明する。図9に示す構造断面図より判る通り、以下のような工程を経て形成される。まず、例えば薬液清浄された透明絶縁性基板1上に全面をスパッタ法などによって金属膜を形成する。次にフォトリソグラフィ法ならびにエッチング法によってテーパが設けられたゲート電極配線2と、ゲート電極配線2の保護を目的としたCVD法などからなるゲート絶縁膜3Aと、さらなる耐絶縁性向上と $a-Si$ TFT特性制御のために設けられるゲート絶縁膜3Bを順次形成する。なお、ゲート絶縁膜3の絶縁性向上とは、例えばゲート絶縁膜3Aのみでは、膜欠損部からの薬液進入や微少な導電性の塵などの影響によりゲート絶縁配線2と他の電極、例えばソース・ドレイン電極配線8と接触しショートする可能性があり、TFTアレいの歩留まりを著しく低下させるため、ゲ-

ート絶縁膜3A上に絶縁被膜を設けることによって、さらに耐薬品性や絶縁被膜性を向上させることが可能となる。このゲート絶縁膜3表面に $a-Si$ からなる半導体膜4、チャネル保護膜5をCVD法にて順次成長させる。なお、チャネル10を形成する際には、ゲート絶縁膜3Bからチャネル保護膜5まで三層連続にて膜成長させることで、生産性を向上させると共に半導体膜4を大気に曝さずに済むと言う利点がある。

【0006】次に、形成されたチャネル保護膜5上の必要とする個所に、フォトリソグラフィ法を用いてフォトレジストマスクにて覆い、例えばドライエッチングからなる反応性エッチにてチャネル保護膜5以外の絶縁膜を除去すると共に、半導体膜4表面を露出させた後、レジストマスクを除去する。次に、コンタクト層6は2種類の形成方法のいずれかにより形成される。一般的にCVD等による膜成長によって設ける方法と、イオン注入を用いる方法がある。コンタクト層6を形成したのち、透明導電膜であるインジウム錫酸化膜（以下ITOと称す）を用いて画素電極7を形成終了後に、スパッタリング法等によって金属膜を全面に成膜したのち、ソース・ドレイン電極配線8を、フォトリソグラフィ法とエッチングによって一括して形成し、最終的にパッシベーション膜9にてTFT素子を被覆することで、チャネル保護型構造のアレイが透明絶縁性基板1上に完成する。

【0007】このTFTアレイ製造工程のチャネル保護膜5パターン形成時において、従来の例えばドライエッチにおける異方性エッチングでは、得られるパターン上底ならびに下底端部は、一般的に鋭利または鋭角な状態を維持しており、下底に集積された粉塵やチャネル保護膜5側壁部に形成されるソース・ドレイン電極配線8の被覆状態によっては、TFTアレイによる総合的な応力等が原因となって、断線もしくは剥離してしまう恐れがある。また、各ソース・ドレイン電極配線8の低抵抗化を目的とした薄膜化、狭配線幅化や、TFTのコントラスト向上を目的とした透明絶縁性基板1の薄板化がなされる場合には、より断線の影響を受け易い。また、チャネル保護膜5形成時、フォトレジストマスク以外の箇所をドライエッチにて彫り込むことで、半導体膜4の界面を露出させるが、ドライエッチの装置性能やチャネル10のCVDデポ時における各層の膜厚均一性と処理毎の再現性等によって、最終的に得られる半導体膜4の基板面内における残膜厚を制御よく管理することは非常に難しい。

【0008】また、従来のコンタクト層6は独立した工程において、P-CVDによる堆積あるいはイオン注入によって形成されており、例えばイオン注入によって半導体層4に不純物を介在させる場合には、チャネル保護膜5との接触部のコンタクトが弱く、ソース・ドレイン電極配線8間にてリークが発生する要因となっていた。

【0009】このような問題に対し、例えば特開平6-

85257号公報では、希フッ酸におけるエッチング速度が異なる複数の膜を、半導体膜界面からエッチング速度が遅い順に順次デポ条件を変えて積層し、希フッ酸溶液にて湿式エッチを行うことで、最終的にデーパー形状を有するチャネル保護膜を得ることができる手法を用いて改善を図っている。

【0010】

【発明が解決しようとする課題】しかしながら、膜質の異なる材料を積層状態にて形成したのち、エッチング速度の違いによってチャネル保護膜側壁部に傾斜を設けた場合、多層になるほど傾斜部に階層的な膜が形成されることや、階層が原因で傾斜部に設けられるソース・ドレイン電極配線の設置面積が増してしまう。また、例えばエッチング速度を変更することを目的としてCVDデポ温度を変更する際には、反応室内の温度状態が不安定な場合、基板面内における膜質変動が大きくなる恐れがあるため、安定するまで待機する必要がある。

【0011】この発明は、このような課題を解決するためになされたものであり、チャネル保護膜を同一膜質ならびに膜厚の材料を用いて、側壁部に傾斜を形成することができる薄膜トランジスタの製造方法を得ることを第一の目的とする。また、半導体膜の残膜厚のパラツキが制御される薄膜トランジスタの製造方法を得ることを第二の目的とする。

【0012】また、チャネル保護膜側壁部上部と下部のソース・ドレイン電極配線の断線を防止することができる薄膜トランジスタの製造方法を得ることを第三の目的とする。また、清浄な表層の半導体膜を得ることを第四の目的とする。さらに、このような製造方法によって製造された薄膜トランジスタを得ることを第五の目的とする。また、このような製造方法によって製造された薄膜トランジスタを用いた液晶表示装置を得ることを第六の目的とする。

【0013】

【課題を解決するための手段】この発明に係わる薄膜トランジスタの製造方法においては、絶縁性基板上に第一の電極配線を形成する第一の工程と、この第一の電極配線上を含む絶縁性基板上に絶縁膜を形成する第二の工程と、この絶縁膜上に半導体膜を形成する第三の工程と、この半導体膜上にチャネル保護膜を堆積する第四の工程と、このチャネル保護膜を、フォトレジストを用いた異方性エッチングにより、所定の膜厚を残して途中まで除去する第五の工程と、チャネル保護膜を、等方性エッチングによりチャネル保護膜側壁下部に傾斜を形成して除去する第六の工程と、半導体膜にコンタクト層を形成する第七の工程と、このコンタクト層上に第二の電極配線及び第三の電極配線を形成する第八の工程を含むものである。また、第四の工程で堆積されるチャネル保護膜は、窒化珪素膜であるものである。

【0014】また、第五の工程の異方性エッチングは、

六フッ化硫黄及び酸素を反応ガスとする乾式エッチングであるものである。さらに、第六の工程の等方性エッチングは、希フッ酸溶液を用いる湿式エッチングであるものである。また、半導体膜を所定の膜厚になるまで乾式エッチングする第九の工程を含み、第九の工程は第六の工程が終了した後に行われるものである。また、チャネル保護膜上にフォトレジストを形成する第十の工程、チャネル保護膜上のフォトレジストを除去する第十一の工程を含み、第十一の工程は第五の工程の終了後、第六の工程の前に行われるものである。また、第七の工程のコンタクト層の形成はイオン注入法によって行われるものであり、第十一の工程の終了後、第六の工程の前に行われるものである。さらにまた、第六の工程で形成される傾斜の傾斜角度は、絶縁性基板の表面に対し90度未満であるものである。

【0015】また、第六の工程で形成される傾斜の傾斜角度は、絶縁性基板の表面に対し40度～60度であるものである。また、第五の工程で残されるチャネル保護膜の所定の膜厚は、50～100nmであるものである。また、第六の工程終了後に露出した半導体膜は表面粗度が1～3nmであるものである。加えて、この発明に係わる薄膜トランジスタにおいては、絶縁性基板上に形成された第一の電極配線と、この第一の電極配線上を含む絶縁性基板上に形成された絶縁膜と、第一の電極配線上に絶縁膜を介して形成された半導体膜と、この半導体膜上に形成された側壁下部に傾斜を有するチャネル保護膜と、半導体膜に形成されたコンタクト層と、このコンタクト層上に形成された第二の電極配線及び第三の電極配線を備え、半導体膜は、チャネル保護膜をマスクとした彫り込みを形成されているものである。

【0016】また、チャネル保護膜は、側壁上部にも傾斜を有するものである。また、チャネル保護膜側壁部に沿って得られる半導体膜の傾斜角は90度未満であるものである。また、絶縁性基板上に形成された第一の電極配線と、この第一の電極配線上を含む絶縁性基板上に形成された絶縁膜と、第一の電極配線上に絶縁膜を介して形成された半導体膜と、この半導体膜上に形成された側壁上部及び側壁下部に傾斜を有するチャネル保護膜と、半導体膜に形成されたコンタクト層と、このコンタクト層上に形成された第二の電極配線及び第三の電極配線を備えたものである。さらに、この発明に係わる液晶表示装置においては、このような薄膜トランジスタを用いたものである。

【0017】

【発明の実施の形態】

実施の形態1. 図1、図2は、この発明の実施の形態1による液晶表示装置用薄膜トランジスタアレイの製造工程を示す断面図であり、図3はイオン注入によって形成したチャネル部拡大図であり、図4はコンタクト層を堆積させて形成したチャネル部拡大図である。図におい

て、1～4、6～9は上記従来装置と同一のものであり、その説明を省略する。11は側壁部にテーパを設けたチャネル保護膜、12はチャネル保護膜11を形成するためのレジストマスクである。

【0018】以下、この発明の実施の形態1による液晶表示装置用薄膜トランジスタの製造方法を図1、2に示す製造工程図に従って詳細に説明する。まず、図1

(a)に示す工程1として、例えばガラスからなる透明絶縁性基板1上にAl(アルミ)を主成分とした合金や、Cr(クロム)、Ti(チタン)、Ta(タンタル)、Mo(モリブデン)等からなる高融点金属単層またはそれを主成分として複合された金属を、スパッタ法を用いて約200～300nm程度の膜形成を行う。なお、実施の形態1ではCr膜を使用した。次に、フォトリソグラフィ法を用いて、図示しないレジストマスクを形成し、薬液による湿式法、例えば硝酸セリウムアンモニウムと過塩素酸の混合薬液からなる浴槽中に室温にて浸すか、あるいは乾式エッチングにて必要とする電極配線幅ならびに傾斜角のゲート電極配線2を形成する(図1(b)の工程2)。ゲート電極配線2の形成後、CVD法ならびにスパッタリング法や、SOG(スピノングラス)に代表される塗布硬化型絶縁材料を用いて、透明絶縁性基板1全面にゲート電極配線2を被覆することを目的としたゲート絶縁膜3Aを、窒化珪素または酸化珪素にて、およそ50～350nm程度デポを行い、さらに塗布型絶縁材料の場合は、焼結させて膜形成を行う(図1(c)の工程3)。さらに超音波やブラシによる水洗洗浄を行うことで膜欠損部を露出させたのちに、半導体膜4界面部と接触するゲート絶縁膜3Bを、CVD法によって窒化珪素にて形成することで、ゲート絶縁膜3が最終的に300～400nm程度堆積されるようゲート絶縁膜3Bにて膜厚を制御する。

【0019】続けて半導体膜4であるa-Si膜をおよそ50～150nm程度、同じくチャネル保護膜11をおよそ200～300nm程度順次CVD法にて成長させる。なお、ゲート絶縁膜3Bからチャネル保護膜11までの3層デポは、連続的に行うことが望ましく、例えば枝葉式P-CVD装置を用いた場合には、同一反応室内にて3層連続的に処理することが可能となる(図1(d)の工程4)。ここで必要とするチャネル保護膜11の形状の形成方法について、詳細に説明を行う。例えばCVD法によって3層連続デポが完了した後、裏面露光等によるフォトリソグラフィ法にてレジストマスク12のパターニングを行い、次に例えばSF₆(六弗化硫黄)と酸素を反応ガスとした異方性エッチングであるドライエッチング法により、被エッチング面残膜がおよそ50～100nmになるよう時間制御にてエッチング処理を行う(図(e)の工程5)。

【0020】次に、濃度が1%程度の希フッ酸溶液浴槽中に浸漬することで、半導体膜4が露出して、チャネル

保護膜11の側壁下部に等方性エッチングを利用して得られた傾斜が形成される。なお、チャネル保護膜11パターン表面に残存するレジストマスク12は、真空中にて酸素やオゾンプラズマに曝すことでアッシングするか、またはレジスト剥離用溶剤等に浸漬することで除去可能であり、これら工程を行うことで所望する形状のチャネル保護膜11を得ることができる(図1(f)の工程6)。なお、チャネル保護膜11の側壁下部に得られる傾斜の角度は、90度未満とし、さらに40～60度程度にて形成することが望ましい。

【0021】また、最終的に得られるチャネル保護膜11の側壁部は、チャネル保護膜11の傾斜部下底以外に、ドライエッチング時に得た鋭角な傾斜があり、この傾斜部の傾斜角はおおよそ70度から90度未満にて形成されることが望ましく、またチャネル保護膜11の断面部は、レジストマスク12が形成される上底より、半導体膜4界面部と接触する下底の方が長くなる台形型の形状を有している。なお、実施の形態1では、ゲート電極配線2にCrスパッタ膜を使用したため、アルミ合金金属やTa、Mo系の高融点膜を使用した場合に、電極配線部を陽極酸化による材料改質を行うことで、ゲート絶縁膜3と同様の効果が得られ、よりゲート電極配線2の絶縁を保つ効果が得られると共に、チャネル保護膜11の側壁部下底の傾斜を形成する際に使用する希フッ酸溶液等により、ゲート絶縁膜3から半導体膜4に至る膜欠損部からの薬液進入を抑止する効果も得られることから、例えばゲート電極配線2とソース・ドレイン電極配線8間での漏れ電流を防ぐことが可能となる。

【0022】次に、チャネル保護膜11を形成する際に露出した半導体膜4表面に、例えばP⁺(リン)などの5族元素からなるイオンを、イオン注入法にて不純物打ち込みを行い、図3に示すようなコンタクト層6を形成する(図2(g)の工程7)。なお、今回はイオン注入法を用いたが、半導体膜4表面に形成された自然酸化膜を、希フッ酸等によって除去した後に、CVD法により例えばSiH₄(シラン)、H₂(水素)、PH₃(フォスフィン)等の材料ガスをを用い、図4に示すようにコンタクト層6を半導体膜4表面に堆積させることも可能である。次に、半導体膜4及びコンタクト層6の一部を除去した後、除去した部分にITOをAr(アルゴン)と酸素の反応性スパッタ法を用いて画素電極7を形成する(図2(h)の工程8)。

【0023】次に、半導体膜4表面に形成された自然酸化膜を、希フッ酸などの薬液によって除去したのち、例えばCrからなる密着強化を目的とした膜を、50～100nm程度、Al合金からなるソース・ドレイン電極配線8をスパッタリング法にて300nm程度順次成膜して、金属膜上にフォトリソグラフィ法を用いて、図示しないレジストマスクを形成したのち、Al合金を、例えば硝酸、酢酸、燐酸等の薬液をおよそ30～40度程

度まで加温した浴槽内にて、処理ならびに等方エッチを行ったのち、水洗後にCr膜を例えば硝酸セリウムアンモニウムと過塩素酸の混合薬液からなる浴槽中に室温にて浸すことで、余分な金属膜が除去され、所望するソース・ドレイン電極配線8の形状ならびに幅を得ることができる(図2(i)の工程9)。

【0024】なお、実施の形態1では、密着強化膜としてCr膜を使用した。この材料以外にもMo、Tiならびにシリサイド系導電材料を同程度の膜厚によって用いることも可能であり、また、ソース・ドレイン電極配線8のみにてAlならびにその合金、Cr、Ti、Moならびにシリサイド系などの導電膜を一括形成することも可能である。最後に、CVD法等を用いて全面に例えば窒化珪素膜をおよそ300~400nm程度デポすることで、パッシベーション膜9を形成し所望する液晶表示用薄膜トランジスタアレイを得ることができる(図2(j)の工程10)。

【0025】このようにして得られた実施の形態1の液晶表示用薄膜トランジスタアレイにおいては、チャンネル保護膜11の側壁下底に他の側壁部より傾斜角の緩い傾斜部を設けることにより、ソース・ドレイン電極配線8の低抵抗化による材料変更や薄膜化、配線幅縮小に適用可能となると同時に、チャンネル保護膜11端部に加わる外部荷重ならびに繰合的な応力による局所的な応力集中や洗浄などによって集積された粉塵、デポ時の被覆状態によって起こるソース・ドレイン電極配線の断線を未然に防止できる効果が得られる。

【0026】実施の形態2。図5は、この発明の実施の形態2による液晶表示装置用薄膜トランジスタアレイのイオン注入により形成したチャンネル部拡大図である。図6はコンタクト層を堆積させて形成したチャンネル部拡大図である。図において、4~7、11は図1及び図2におけるものと同一のものであるが、半導体膜4に彫り込みを有するところが異なっており、これに伴い半導体膜4を100~200nm設ける必要がある。実施の形態2は、チャンネル保護膜11を形成したのちに、反応性ガスを用いたドライエッチングあるいは希フッ酸溶液による等方エッチによって、半導体膜4の掘り込みを行うことで、チャンネル保護膜11の膜厚変動等の影響を受けずに、半導体膜4の残膜厚を、従来よりさらに制御し易くしたものである。

【0027】次に、図1、図2を援用してその製造方法を説明する。実施の形態1と同様に図1(a)~(d)に示す工程1~4を行う。次に、フォトリソグラフィ法にてレジストマスク12のパターニングを行い、次に例えばSF₆と酸素を反応ガスとした異方性エッチングであるドライエッチング法によって、被エッチング面がおよそ50~100nmの残量になるよう時間管理を行いながらエッチング処理を行う(図1(e)の工程5)。

【0028】次に、濃度が1%程度の希フッ酸溶液浴槽

中に浸漬することで、半導体膜4が露出して、チャンネル保護膜11の側壁下部に等方性エッチングを利用して得られた傾斜が形成される。なお、チャンネル保護膜11パターン表面に残存するレジストマスク12は、真空中にて酸素やオゾンプラズマに曝すことでアッシングするか、またはレジスト剥離用溶剤等に浸漬することで除去可能であり、これら工程を行うことで所望する形状のチャンネル保護膜11を得ることができる(図1(f)の工程6)。なお、実施の形態2では、ゲート電極配線2にCrスパッタ膜を使用した。アルミ合金やTa、Mo系の高融点膜を使用した場合には、電極配線部を陽極酸化による材料改質を行うことで、よりゲート電極配線2の絶縁を保つ効果が得られると共に、チャンネル保護膜11の側壁部下底の傾斜を形成する際に使用する希フッ酸溶液等により、ゲート絶縁膜3から半導体膜4に至る膜欠損部からの薬液進入を抑止する効果も得られることから、例えばゲート電極配線2とソース・ドレイン電極配線8間での漏れ電流を防ぐことが可能となる。

【0029】次に、ドライエッチングを用いて、図5、図6に示すように半導体膜4の表面から彫り込みを行い、残膜を最終的に40~100nmになるよう時間管理にて制御する。なお、チャンネル保護膜側壁に沿って設けられる半導体膜の傾斜角は90°未満であることが望ましい。次に、半導体膜4表面に、例えばP⁺(リン)などの5族元素からなるイオンを、イオン注入法にて不純物打ち込みを行い、図5に示すコンタクト層6を形成する(図2(g)の工程7)。なお、今回はイオン注入法を用いたが、半導体膜4表面に形成された自然酸化膜を、希フッ酸等によって除去した後に、CVD法により例えばSiH₄(シラン)、H₂(水素)、PH₃(フォスフィン)等の材料ガスを用い、図6に示すようにコンタクト層6を半導体膜4表面に堆積させることも可能である。次に、図2(h)~(j)に示される工程8~10を実施の形態1と同様に行って、所望する液晶表示装置用薄膜トランジスタアレイを得た。このようにして得られた実施の形態2の液晶表示装置用薄膜トランジスタアレイにおいては、チャンネル保護膜11形成後に、ドライエッチングにより半導体膜4の彫り込みを行うことにより、半導体膜4の面内での膜厚が制御される。

【0030】実施の形態3。図7は、この発明の実施の形態3による液晶表示装置のチャンネル保護膜側壁上部拡大図である。図において、6、7、11は図1におけるものと同じものであるが、チャンネル保護膜11の側壁上部に丸みを持たせているところが、実施の形態1と異なる点である。この発明の実施の形態3は、チャンネル保護膜11の上底端部に傾斜を備えると同時にコンタクト層6を得ることで、半導体膜4の表面にプラズマやイオン衝撃におけるダメージを回避させたものである。

【0031】次に図1、図2を援用してその製造方法を説明する。実施の形態1と同様に図1(a)~(d)に

示される工程1~4を行う。次に、必要とするチャネル保護膜11形状の形成方法について、詳細に説明を行う。例えばCVD法によって3層連続デポが完了した後、裏面露光等によるフォトリソグラフィ法にてレジストマスク12のパターニングを行い、次に、例えばSF₆（六弗化硫黄）と酸素等を反応ガスとした異方性エッチングであるドライエッチング法によって、被エッチング面がおよそ50~100nmの残量になるよう時間管理にてエッチング処理を行った（図1（e）の工程5）後、チャネル保護膜11表層に残存するレジストマスク12を、別室の真空雰囲気中にて、酸素やオゾンプラズマに曝すことでアッシングするかあるいはレジスト剥離用溶剤等に浸漬することでマスク除去を行う（図1（f）の工程6）。さらに、ドライエッチにおける被エッチング面に、例えばP⁺（リン）などの5族元素にてなるイオンをイオン注入法にて打ち込みを行い、コンタクト層6を形成する（図2（g）の工程7）。

【0032】次に、濃度が1%程度の希フッ酸溶液浴槽中に浸漬することで、半導体膜4が露出して、チャネル保護膜11の側壁下部に等方性エッチングを利用して得られた傾斜が形成され、同時に図7に示すように側壁上部にも傾斜または丸みを得ることができ、上底部と下底部に傾斜を備えることができる。なお、半導体膜4表層に打ち込まれた不純物は、チャネル保護膜11下底に設けた傾斜部裏面にまで介在している。

【0033】また、チャネル保護膜11の側壁部上底に形成された傾斜は、側壁部端部の鋭角な部位に丸みを付けることを目的としているため、特に角度による制限はない。実施の形態3では、ゲート電極配線2にCrスパッタ膜を使用したか、Al合金金属やTa、Mo系の高融点膜を使用した場合には、電極配線部を陽極酸化による材料改質を行うことで、よりゲート電極配線2の絶縁を保つ効果が得られると共に、チャネル保護膜11の側壁部下底の傾斜を形成する際に使用する希フッ酸溶液等により、ゲート絶縁膜3から半導体膜4に至る膜欠損部からの薬液進入を抑止する効果も得られることから、例えばゲート電極配線2とソース・ドレイン電極配線8間での漏れ電流を防ぐことが可能となる。

【0034】次に、図2（h）~（j）に示される工程8~10を実施の形態1と同様に行って、所望する液晶表示装置用薄膜トランジスタアレイを得た。このようにして得られた実施の形態3の液晶表示装置用薄膜トランジスタアレイは、チャネル保護膜11の側壁上底ならびに下底に傾斜を設けることにより、ソース・ドレイン電極配線8の低抵抗化による材料変更や薄膜化、配線幅縮小に適用可能となると同時に、チャネル保護膜11端部に加わる外部荷重ならびに総合的な応力による局所的な応力集中や洗浄等によって集積された粉塵、デポ時の被覆状態によって起こる側壁上部及び下部のソース・ドレイン電極配線8の断線を、さらに未然に防止できる効果

が得られる。

【0035】また実施の形態3は、チャネル保護膜11のパターン形成時のフォトリソストを除去したのち、イオン注入による打ち込みを行い、その後にチャネル保護膜11の上底及び下底に傾斜を備えることで、チャネル保護膜11の側壁部の下底に設けられた傾斜に接する半導体膜4表層にはコンタクト層が介在して、ソース・ドレイン電極配線8間での漏れ電流を抑止できると共に、チャネル保護膜11のパターン形成後において露出する半導体膜4表層が、イオン衝撃ならびにプラズマダメージを受ける処理に直接晒されず、良好な膜質を維持することが可能となる。

【0036】また、チャネル保護膜11形成後、ソース・ドレイン電極配線8と、パッシベーション膜9を順次設けたのちに、画素電極7を形成することで画素電極7形成時に用いる酸素プラズマの影響を省くことも可能となりより良好な半導体膜4の表層を維持した状態でソース・ドレイン電極配線8を形成でき、コンタクト部の抵抗成分を従来より改善できる。また、工程5終了後にコンタクト層を設けた、半導体膜4およびコンタクト層6の一部を除去したのち、除去部にITOにて画素電極7を形成終了後、チャネル保護膜11側壁部下底に傾斜を設けると共に、ソース・ドレイン電極配線8を実施の形態1と同一条件にて形成することで、コンタクトの抵抗成分を従来より改善でき、ソース・ドレイン電極配線8形成前の自然酸化膜除去も同様に行うことが可能となる。

【0037】以上、実施の形態1~実施の形態3のようにして形成される薄膜トランジスタを、基板上にマトリックス状に形成して薄膜トランジスタアレイを構成し、他の透明絶縁性基板上に遮光層、オーバーコート及び対向電極が形成された対向基板の表面に配向膜を形成後対向させ、この間に液晶材料を注入してシール剤で封止すると共に、対向する薄膜トランジスタアレイ基板と対向基板の外側に偏向板を配置することにより液晶表示装置を得る。

【0038】

【発明の効果】この発明は、以上説明したように構成されているので、以下に示すような効果を奏する。絶縁性基板上に第一の電極配線を形成する第一の工程と、この第一の電極配線上を含む絶縁性基板上に絶縁膜を形成する第二の工程と、この絶縁膜上に半導体膜を形成する第三の工程と、この半導体膜上にチャネル保護膜を堆積する第四の工程と、このチャネル保護膜を、フォトリソストを用いた異方性エッチングにより、所定の膜厚を残して途中まで除去する第五の工程と、チャネル保護膜を等方性エッチングによりチャネル保護膜側壁下部に傾斜を形成して除去する第六の工程と、半導体膜にコンタクト層を形成する第七の工程と、このコンタクト層上に第二の電極配線及び第三の電極配線を形成する第八の工程を

含むので、異方性エッチングと等方性エッチングとの組合わせにより、チャンネル保護膜を同一膜質ならびに膜厚の材料を用いて、側壁部に傾斜を形成することができ、装置に負担をかけずに、ソース・ドレイン電極配線の断線を防止することが可能となる。

【0039】また、第六の工程が終了した後に、半導体膜を所定の膜厚になるまで乾式エッチングする第九の工程が行われるので、半導体膜の膜厚バラツキが制御される。また、チャンネル保護膜上にフォトレジストを形成する第十の工程、チャンネル保護膜上のフォトレジストを除去する第十一の工程を含み、第十一の工程は第五の工程の終了後、第六の工程の前に行われるので、チャンネル保護膜上部のフォトレジストを除去した後に等方性エッチングが行われることになり、チャンネル保護膜側壁上部にも傾斜または丸みを持たせることができると共に半導体膜の表層が第十一の工程によって荒らされることはない。

【0040】また、第七の工程のコンタクト層の形成はイオン注入法によって行われるものであり、第十一の工程の終了後、第六の工程の前に行われるので、半導体膜の表層がイオン注入におけるダメージを受け難い。加えて、この発明に係わる薄膜トランジスタは、絶縁性基板上に形成された第一の電極配線と、この第一の電極配線上を含む絶縁性基板上に形成された絶縁膜と、第一の電極配線上に絶縁膜を介して形成された半導体膜と、この半導体膜上に形成された側壁下部に傾斜を有するチャンネル保護膜と、半導体膜に形成されたコンタクト層と、このコンタクト層上に形成された第二の電極配線及び第三の電極配線を備え、半導体膜はチャンネル保護膜をマスクとした彫り込みが形成されているので、膜厚バラツキの少ない半導体膜が得られる。

【0041】また、絶縁性基板上に形成された第一の電極配線と、この第一の電極配線上を含む絶縁性基板上に形成された絶縁膜と、第一の電極配線上に絶縁膜を介して形成された半導体膜と、この半導体膜上に形成された側壁上部及び側壁下部に傾斜を有するチャンネル保護膜

と、半導体膜に形成されたコンタクト層と、このコンタクト層上に形成された第二の電極配線及び第三の電極配線を備えたので、側壁上部及び下部でのソースドレイン電極配線の断線を防止でき、またリーク電流を抑止できる薄膜トランジスタが得られる。さらに、この発明に係わる液晶表示装置は、このような薄膜トランジスタを用いたので、信頼性の高いものにすることができる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1による液晶表示装置用薄膜トランジスタアレイの製造工程を示す断面図である。

【図2】 この発明の実施の形態1による液晶表示装置用薄膜トランジスタアレイの製造工程を示す断面図である。

【図3】 この発明の実施の形態1による液晶表示装置用薄膜トランジスタアレイのチャンネル部拡大図である。

【図4】 この発明の実施の形態1による液晶表示装置用薄膜トランジスタアレイのチャンネル部拡大図である。

【図5】 この発明の実施の形態2による液晶表示装置用薄膜トランジスタアレイのチャンネル部拡大図である。

【図6】 この発明の実施の形態2による液晶表示装置用薄膜トランジスタアレイのチャンネル部拡大図である。

【図7】 この発明の実施の形態3による液晶表示装置用薄膜トランジスタアレイのチャンネル保護膜側壁上部拡大図である。

【図8】 この発明の実施の形態3による液晶表示装置用薄膜トランジスタアレイのチャンネル部拡大図である。

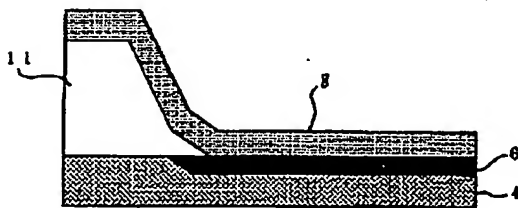
【図9】 従来の液晶表示装置用薄膜トランジスタの構造を示す断面図である。

【図10】 従来の液晶表示装置用薄膜トランジスタのチャンネル部拡大図である。

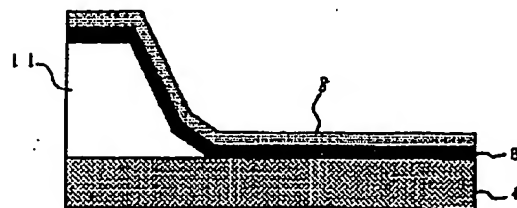
【符号の説明】

1 透明絶縁性基板、2 ゲート電極配線、3 ゲート絶縁膜、4 半導体膜、6 コンタクト層、7 画素電極、8 ソース・ドレイン電極配線、9 パッシベーション膜、10 チャンネル、11 チャンネル保護膜。

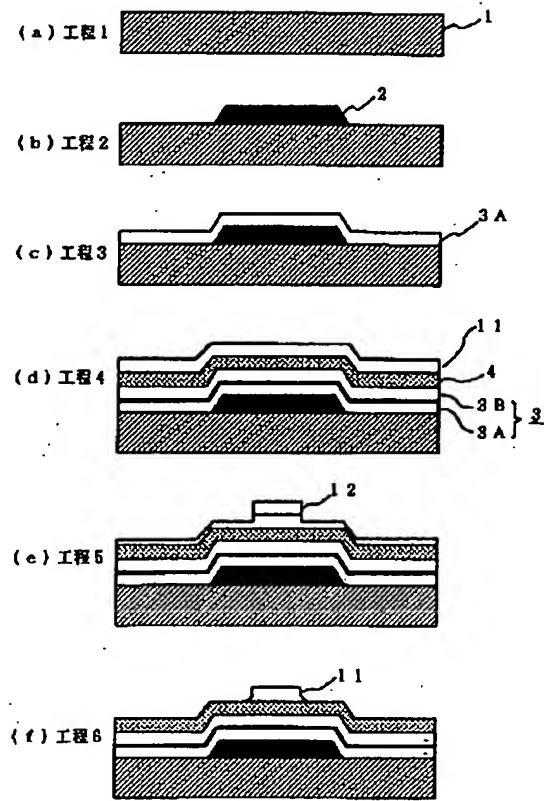
【図3】



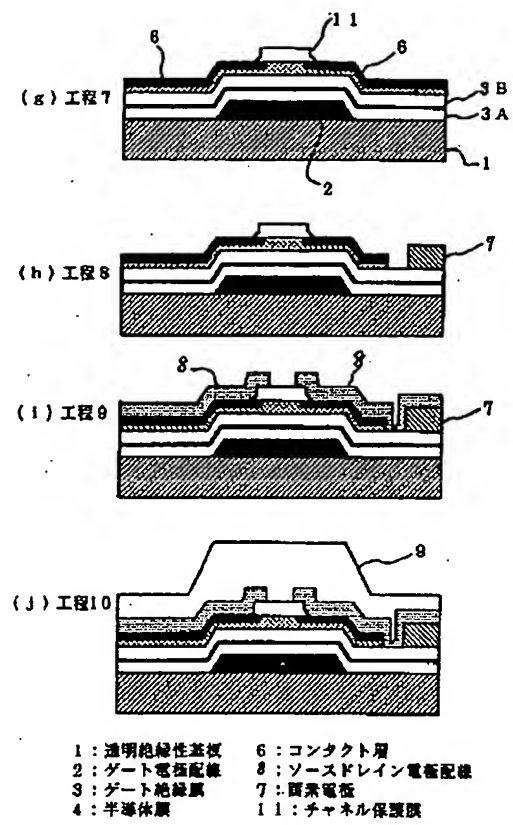
【図4】



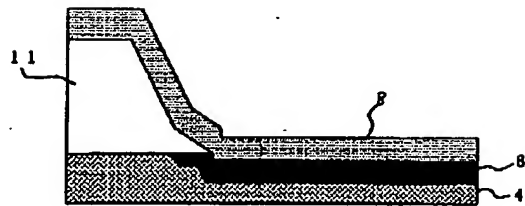
【図1】



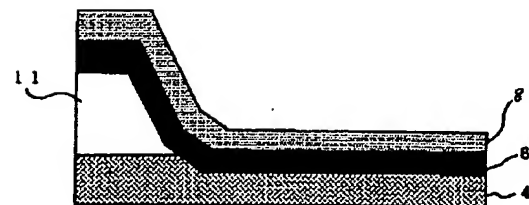
【図2】



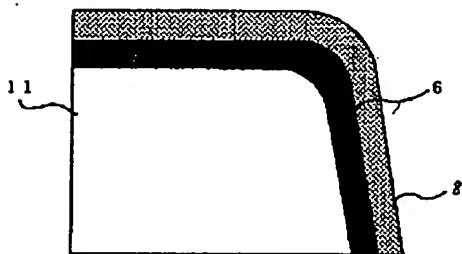
【図5】



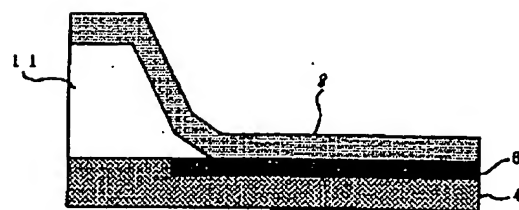
【図6】



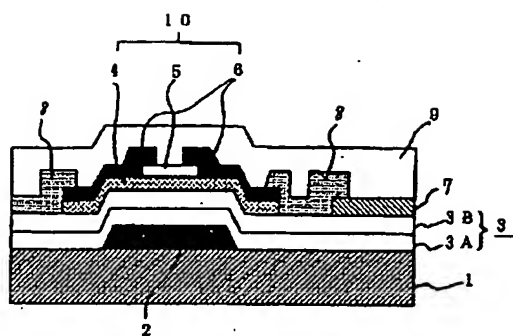
【図7】



【図8】



【図9】



【図10】

